

# ISFET의 공정기술에 관한 연구\*\*\*

이광만\* · 손병기\*\*

A Study on the Process Technology for the ISFET\*\*\*

Lee Kwang-man\*, Sohn Byung-ki\*\*

## Summary

ISFETs, semiconductor ion sensor, have been designed and fabricated by using research process line of the Inter-university Semiconductor Research Center(ISRC) at Seoul National University. The processed parameters are good agreement with the results of the computer simulation. The performance characteristics of the fabricated pH-ISFET have been examined. The measured sensitivities and temperature dependence of the pH-ISFETs were 55~58mV/pH and -0.01~-0.02 pH/°C, respectively. By operating continuously for about 40days, a long-term stability of 0.01~0.05 pH/day is obtained.

## 서 론

집적회로 제조공정기술을 이용하여 제조되는 감이온 전계효과 트랜지스터(ISFET)는 분석화학, 생의학 및 환경관리 분야에 적용될 수 있는 반도체 트랜스듀서로서 크게 주목받고 있다. 또한 ISFET(ion sensitive field effect transistor) (Moss et al, 1977; Matsuo et al, 1982)는 감지물질울 적절히 선정하여 게이트 위에 형성 시켰을 때 H<sup>+</sup>, K<sup>+</sup>, Na<sup>+</sup>, Ca<sup>2+</sup> 등과 같은 양이온의 농

도를 측정할 수 있을 뿐만 아니라, 최근에는 요소, 포도당 및 페니실린 등을 검출할 수 있는 바이오센서(Caras et al, 1985)를 개발하기 위하여 각종 생체기능막을 ISFET에 적용시키고 있다. 이와 같이 ISFET를 바탕으로 한 바이오센서를 제작할 경우 ISFET의 장점을 그대로 살릴 수 있으며, 특히 다중이온센서 및 다중바이오센서가 가능하며 주변측정회로를 센서와 함께 집적한다면 온도보상 및 측정상의 각종 문제들을 해결할 수 있는 스마트센서의 개발이 가능하게 될 것이다(Sibbald, 1985).

본 연구는 서울대학교 반도체공동연구소(ISRC)

\* 공과대학 전자공학과

\*\* 경북대학교 전자공학과

\*\*\* 이 논문은 1989년 문교부 학술연구조성비에 의하여 연구되었음.

의 연구용 제조공정설비를 활용하여 연구소의 역할을 극대화하는 한편, 국내에 반도체 센서의 공정기술을 정착시킬 목적으로 이루어졌다.

공정설계를 위하여 ISRC "3 $\mu$ m CMOS 표준공정"을 참조하였으며 설계된 공정을 먼저 SUPREM으로 시뮬레이션하였다. 수소이온 감지막인 게이트는 500Å의 실리콘 산화막과 500Å의 실리콘질화막의 이중층으로 형성하였다. 본 연구에서는 칩내의 MISFET의 전기적특성 및 pH-ISFET의 전기화학적인 동작특성을 조사하여 제조된 ISFET 칩의 특성을 측정하였다.

## ISFET의 공정설계와 컴퓨터 시뮬레이션

### 1. ISFET의 공정설계

본 연구에서 사용한 ISFET 마스크는 경북대학교 반도체실험실에서 설계하고 한국전자통신연구원(ETRI)에서 제작한 것이다.

ISFET의 공정설계는 칩내의 MISFET의 파라미터를 근거로 하여 ISRC의 "3 $\mu$ m CMOS 표준공정"(이 등 1988)을 참조하여 설계하였다. 설계된 공정은 표1의 공정흐름표와 같으며, 이 공정설계에 대한 검증은 2.2절의 컴퓨터 시뮬레이션을 거쳐 검증하였다. 이때 고려한 MISFET의 문턱전압( $V_T$ )은 약 0.7V이며 n<sup>-</sup>영역의 깊이( $X_n$ )는 1.7 $\mu$ m로 설계하였다.

### 2. 컴퓨터 시뮬레이션

앞서 표1과 같이 공정설계를 한 경우 ISFET의 파라미터가 실제 어느 정도 근접하는가를 알아 보기 위하여 SUPREM-II를 이용하여 컴퓨터 시뮬레이션을 하였다.

컴퓨터 시뮬레이션은 칩내에 존재하는 MISFET를 대상으로 하여 그림 1과 같이 active 영역, gate 영역 및 field 영역과 같이 세부분으로 나누어서 실시하였다. 이 중에서 active영역에 대한

SUPREM 입력파일은 표2와 같고, 그 결과는 그림 2와 같이 얻어졌다. 이때 얻은 문턱전압은 0.73V였고 n<sup>-</sup> 영역의 깊이는 1.73 $\mu$ m였다.

## ISFET 제조공정

그림 3은 ISFET/ISRC-I 칩의 제조공정도이며, 표 1의 공정 흐름표에 의거하여 공정을 진행하였다. 사용된 웨이퍼는 4인치 p형 실리콘이며, 결정방향은(100), 비저항은 5-10( $\Omega \cdot \text{cm}$ )이다. 여기서 게이트산화막을 위하여 2단계 TCA산화법(Cheng et al, 1984; 이 등, 1988)을 이용하였으며, 게이트질화막을 위하여는 LPCVD법을 이용하였다. 이때 형성된 500Å 두께의 LPCVD Si<sub>3</sub>N<sub>4</sub>막이 수소이온 감지막으로 작용한다.

그림 4는 제조공정이 끝난 ISFET칩의 현미경사진이다.

## MISFET의 전기적 특성

그림 5는 제조된 칩내의 게이트의 크기가 40( $\mu$ m)/20( $\mu$ m)인 MISFET의  $I_D$ - $V_D$  특성이며 양호한 특성을 보이고 있다. 이 MISFET는 Si<sub>3</sub>N<sub>4</sub>/SiO<sub>2</sub>의 이중절연층 구조를 가지고 있는 MNOS(metal nitride oxide semiconductor)와 유사하다. 그래서 이 MISFET의 전기적인 파라미터를 정확하게 계산하기는 쉽지 않다.

그림 6은 MISFET의 항복전압을 나타낸 전류-전압 특성곡선으로  $V_G$ 가 0 V일때 약 27V의 항복전압을 나타내고 있다.

MISFET의 문턱전압을 얻기 위하여 MISFET가 불포화영역에 있을 때 본연구에서는 다음식을 이용하여

$$I_D = \beta(V_G - V_T - \frac{1}{2}V_D)V_D \quad (\text{불포화영역})$$

드레인 전류가 0이 되게 하기 위하여  $V_G - V_D/2$ 의 값이  $V_T$ 가 되어야만 하므로  $I_D - V_G$  특성곡선에서의 삼점법으로 구할 수 있다. 이때 MISFET가 불포

Table 1. Flow chart for ISFET process sequence

#	Process sequence & spec.	Dose/Chemicals	Heat treatment
01	Wafer inspection (p-type, 5-10 ohm · cm, 4 inch)		
02	Wafer identification		
03	Initial clean	H <sub>2</sub> SO <sub>4</sub> : H <sub>2</sub> O <sub>2</sub> = 4 : 1 10 : 1 HF	120°C/10min 10sec
04	Initial oxidation (500±50A)	DRY, TCA	1000°C/O <sub>2</sub> /55min
05	V <sub>T</sub> implantation	B <sup>+</sup> /1.5E12/110keV	
06	Clean	H <sub>2</sub> SO <sub>4</sub> : H <sub>2</sub> O <sub>2</sub> = 4 : 1	
07	Field oxidation (5000±500A)		900°C/wet/330min
08	Mask active	*ISFET-SD*	
09	Field oxide etch	7 : 1 BHF	
10	Active implantation	p <sup>+</sup> /6.0E15/100keV	
11	P. R. strip	H <sub>2</sub> SO <sub>4</sub> : H <sub>2</sub> O <sub>2</sub> = 4 : 1	120°C/10min
12	Annealing, driving & reoxidation (1800±180A)	WET	950°C/N <sub>2</sub> /40min 900°C/wet/25min
13	Mask gate	*ISFET-GC*	
14	Oxide etch	7 : 1 BHF	
15	P. R. strip	H <sub>2</sub> SO <sub>4</sub> : H <sub>2</sub> O <sub>2</sub> = 4 : 1	120°C/10min
16	Clean	H <sub>2</sub> SO <sub>4</sub> : H <sub>2</sub> O <sub>2</sub> = 4 : 1	120°C/10min
17	Gate oxidation (500±50A)	*GISF500* DRY, TCA	1000°C/O <sub>2</sub> /45min 1000°C/N <sub>2</sub> /70min
18	Nitride deposition (500±50A)	LPCVD	780°C/SiH <sub>2</sub> Cl <sub>2</sub> + NH <sub>3</sub> /20min
19	Mask contact	*ISFET-CO*	
20	Nitride etch	SF <sub>6</sub>	
21	Oxide etch	7 : 1 BHF	
22	P. R. strip	H <sub>2</sub> SO <sub>4</sub> : H <sub>2</sub> O <sub>2</sub> = 4 : 1	120°C/10min
23	Pre-metal clean	RCA cleaning	
24	Metal deposition (Al-1% Si, 1μm)	RF sputtering	
25	Mask metal	*ISFET-MD*	
26	Metal etch	Al etchant	
27	P. R. strip	solvent, 1165	
28	Alloy		450°C/N <sub>2</sub> + H <sub>2</sub> /30min
29	Inspection		
30	Fab out		

Table 2. SUPREM input files in active area

```

1.....TITLE ***** ISFET/ISRC PROOESS-1 (ACTIVE REGION) *****
2.....SUBS ELEM=B, CONC=1.0E15, ORNT=100
3.....GRID DYSI=0.01, DPTH=1.0, YMAX=2.0
4.....COMM ***** #40 INITIAL OXIDATION *****
5.....STEP TYPE=OXID, TIME=10, TEMP=900, TRTE=10, MODL=NITO
6.....STEP TYPE=OXID, TIME=10, TEMP=1000, MODL=NITO
7.....STEP TYPE=OXID, TIME=45, TEMP=1000, MODL=DRYO
8.....STEP TYPE=OXID, TIME=30, TEMP=1000, TRTE=-3.33, MODL=NITO
9.....COMM ***** #50 VT INPLANTATION *****
10.....STEP TYPE=IMPL, ELEM=B, AKEV=110, DOSE=1.5E12
11.....COMM ***** #70 FIELD OXIDATION *****
12.....STEP TYPE=OXID, TIME=3, TEMP=900, MODL=DRYO
13.....STEP TYPE=OXID, TIME=330, TEMP=900, MODL=WETO
14.....COMM ***** #110 FIELD OXIDE ETCH*****
15.....STEP TYPE=ETCH, TEMP=30, TIME=6, ERTE=0.1, MODL=WETO
16.....COMM ***** #120 ACTIVE IMPLANTATION *****
17.....STEP TYPE=IMPL, ELEM=P, AKEV=100, DOSE=6.0E15
18.....COMM ***** #150 ANNEALING, DRIVING & REOXIDATION ****
19.....STEP TYPE=OXID, TIME=5, TEMP=900, TRIE=10, MODL=NITO
20.....STEP TYPE=OXID, TIME=30, TEMP=950, MODL=NITO
21.....STEP TYPE=OXID, TIME=10, TEMP=950, TRTE=-5, MODL=NITO
22.....STEP TYPE=OXID, TIME=3, TEMP=900, MODL=DRYO
23.....STEP TYPE=OXID, TIME=25, TEMP=900, MODL=WETO
24.....GRID DYSI=0.01, DPTH=2.0, YMAX=2.0
25.....PRINT HEAD=Y, TOTL=Y, IDIV=N
26.....PLOT WIND=2.0, CMIN=14, NDEC=7, TOTL=Y, IDIV=N
27.....COMM ***** #240 GATE OXIDATION *****
28.....STEP TYPE=OXID, TIME=10, TEMP=900, TRIE=10, MODL=NITO
29.....STEP TYPE=OXID, TIME=10, TEMP=1000, MODL=NITO
30.....STEP TYPE=OXID, TIME=45, TEMP=1000, MODL=DRYO
31.....STEP TYPE=OXID, TIME=60, TEMP=1000, MODL=NITO
32.....STEP TYPE=OXID, TIME=30, TEMP=1000, TRIE=-3.33, MODL=NITO
33.....END

```

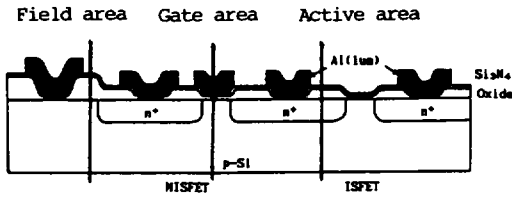


Fig.1. Vertical profile in each area of the MISFET for the SUPREM simulation.  
(a) field area, (b) gate area, (c) active area.

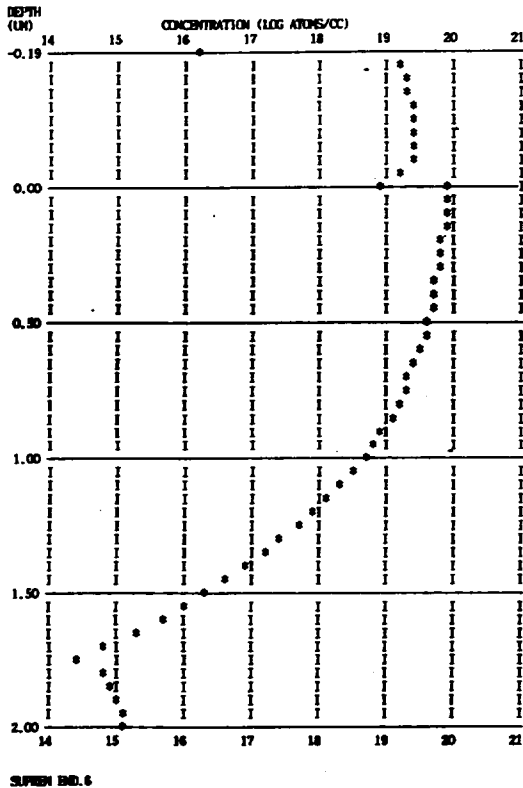


Fig.2. Doping profile in active area of ISFET from computer simulation.

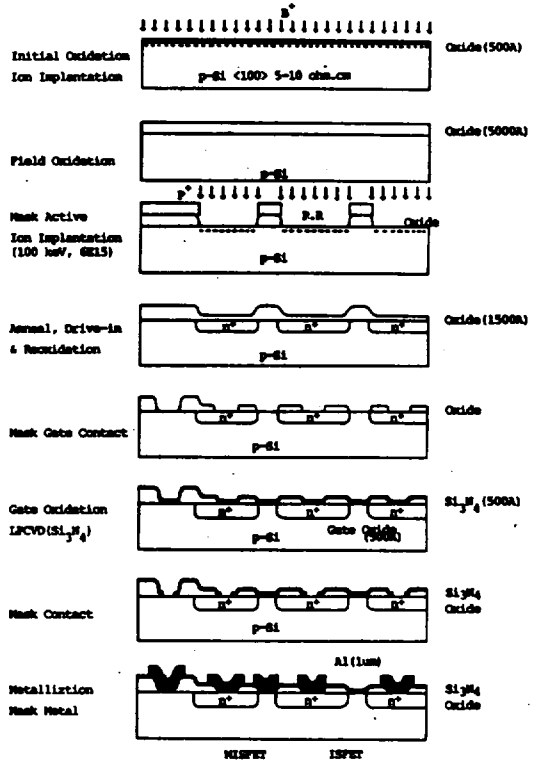


Fig.3. Cross-sectional structures along the wafer process for ISFET/ISRC-1.

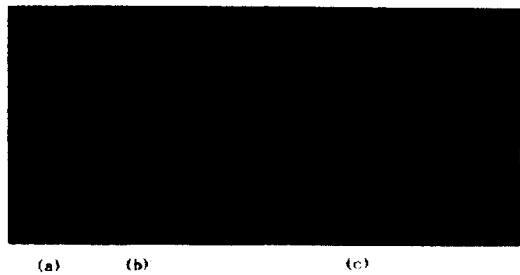


Fig.4. Microphotograph of the ISFET/ISRC-1 chip.  
(a) 1 gate ISFET, (b) 2 gate ISFETs, (c) 4 gate ISFETs.

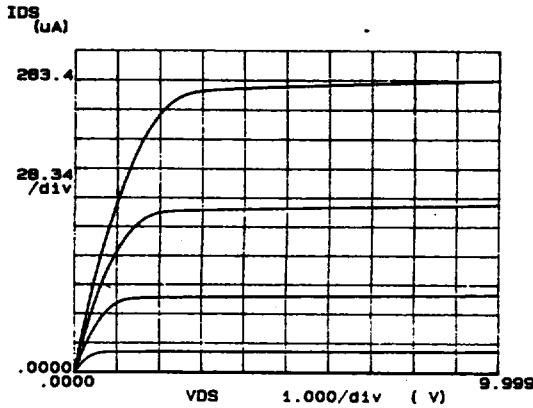


Fig.5.  $I_D$ - $V_D$  characteristics of the MISFET on the ISFET chip.

화영역에 있게 하기 위하여 충분히 적어야 하므로  $V_D$ 를 75mV로 하여 측정하였다.

그림 7은 MISFET의  $I_D$ - $V_G$  특성곡선을 나타내고 있다. 측정된 문턱전압은 0.95V로 컴퓨터 시뮬레이션의 결과 0.73V 보다 다소 높은 값을 나타내고 있다. 이는 게이트 질화막의 두께가 설계치 500Å 보다 실제로 더 두껍게 성장되었기 때문으로 생각된다.

### pH-ISFET의 동작특성

본 연구에서 제작된 ISFET칩의 전기화학적 특성을 측정하기 위하여 수소이온 감지센서 pH-ISFET를 제작하여 그 동작특성을 측정하였다.

수소이온센서의 감지막은 LPCVD법으로 게이트 위에 형성시킨 500Å 두께의  $Si_3N_4$ 막이다. 용액내에서 동작시키기 위하여 감이온 게이트를 제외한 나머지 부분을 실리콘고무(Toray사제)로 다중층 encapsulation하였다. 그후 50 : 1 HF로 약 30초 동안 표면처리하여 감지막으로 형성된  $Si_3N_4$ 막의 산화된 표면층을 제거시켜 게이트를 안정화 시켰다(서 등, 1988).

그림 8은 측정에 사용된 기준전극이 접지된 null-balance 측정회로로서  $V_D$ 와  $I_D$ 를 일정하게 고정시키고  $V_{RS}$  변화를 측정할 수 있다. 이때

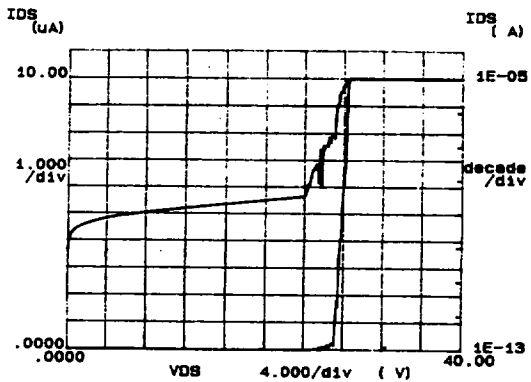


Fig.6. Breakdown voltage of the MISFET on the ISFET chip.

calomel 기준전극을 pH-ISFET와 함께 사용하여 측정하였다.

그림 9는 pH-ISFET의 감도특성을 나타낸 것으로서 드레인전류  $I_{DS}$ 를 30 $\mu$ A, 드레인전압  $V_{DS}$ 를 3 V로 한 포화영역에서 동작시키고 pH를 2에서 12까지 변화시키면서 기준전극 전압  $V_{RS}$ 의 값을 측정한 것이다. 이때 이 그림의 기울기가 ISFET의 감도( $S \equiv \partial V_{RS} / \partial pH = a$ )로서 약 56mV/pH의 높은 감도를 보여주고 있다. 이 실험에서 모두 10개의 pH-ISFET를 제작 측정하였으며 그 평균치가 56.7mV/pH였고 표준편차가 1mV/pH미만의 우수한 특성을 나타내었다. 감도는 이론적으로 상온에서 약 59mV/pH를 얻을 수 있다.

그림 10은 pH-ISFET의 온도특성을 나타낸 것이다. pH 7용액에서 온도를 0°C에서 70°C까지 변화시켰을 때의 출력전압의 변화를 보여주고 있다. 전반적으로 온도가 증가함에 따라 출력전압이 낮아지고 있는데 이는 pH-ISFET, 용액 및 기준전극의 온도변화에 따른 온도의존성을 모두 포함하고 있어 각 성분들을 하나씩 분리하여 해석하려면 좀더 연구가 필요하다.

그림 11은 pH-ISFET의 장기안정도를 측정하는 것이다. 20°C pH 7용액에서 약 40일간 pH-ISFET의 장기적인 동작특성을 조사하였다. 이 결과 0.01~0.05pH/day의 우수한 장기안정도를 보였다.

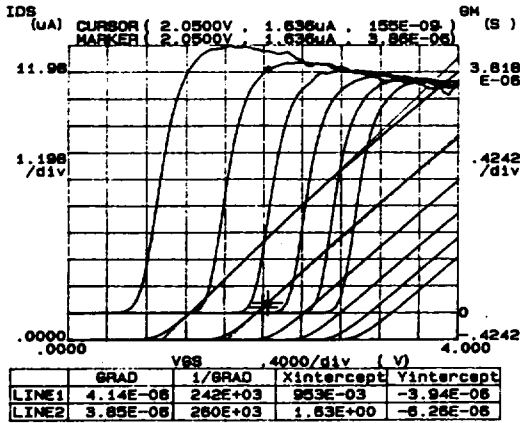


Fig.7.  $I_D$ - $V_G$  characteristics of the MISFET on the ISFET chip.

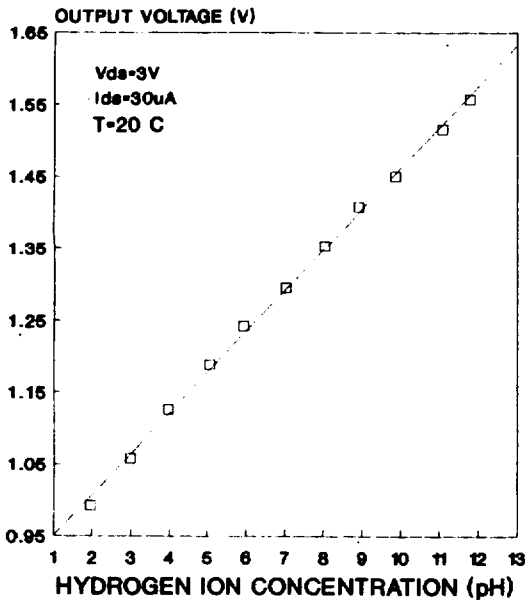


Fig.9. pH response of the reference electrode voltage in pH-ISFET for  $I_{DS}=30\mu A$ ,  $V_{DS}=3V$ , at room temperature.

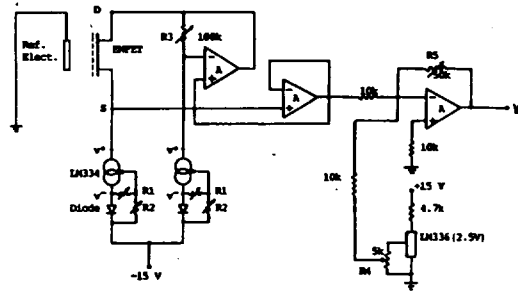


Fig.8. Circuit diagram of the null-balance method with grounded reference electrode for pH-ISFET.

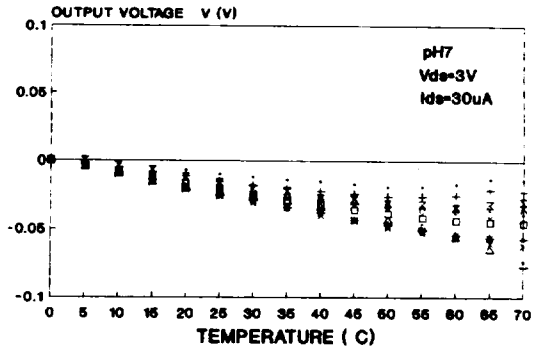


Fig.10. Temperature dependence of the pH-ISFETs for pH7,  $I_{DS}=30\mu A$ ,  $V_{DS}=3V$ .

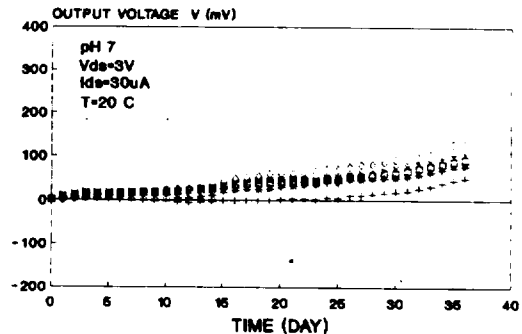


Fig.11. Long-term stability of the pH-ISFETs for pH7,  $I_{DS}=30\mu A$ ,  $V_{DS}=3V$ , at room temperature.

## 적 요

본 연구는 반도체공동 연구소의 연구용 공정설비를 이용하여 반도체이온센서인 ISFET를 제조하였다. ISFET의 공정설비는 ISRC의 "3 $\mu$ m CMOS 표준공정"을 참조하여 행하였으며, 이를 SUPREM-II로 시뮬레이션하였다.

1. 제조된 ISFET칩의 n<sup>+</sup>영역의 깊이는 1.78 $\mu$ m로서 시뮬레이션의 결과 1.73 $\mu$ m과 대략 일치하며, 칩내의 MISFET에 대한 전기적인 특성조사 결과는 V<sub>T</sub> 및 항복전압이 각각 0.95 V 및 27 V로 나타났다. V<sub>T</sub>의 경우는 설계치 0.7V보다 다소 높게 나타났다.

2. pH-ISFET를 제작하여 그 동작특성을 측정하였다. pH-ISFET의 감도는 평균치가 56.7mV/pH였고 소자간의 평균편차는 1mV/pH 이내로 우수한 특성을 보였다. 또한 pH 2에서 pH 12까지 넓은 동작범위 내에서 우수한 직선성을 나타내었다. 그리고 약 40일간 동작시킨 장기안정도는 0.01~0.05pH/day로 양호하였다.

3. 이상의 결과에서 대부분의 공정 파라미터는 설계치와 잘 일치하였다. 그리고 pH-ISFET의 동작특성은 우수하였다. 그래서 본 연구에서 행한 공정설계 및 제조공정조건은 반도체센서인 ISFET의 제조에 적합하다고 생각되며, 감지막물질인 Si<sub>3</sub>N<sub>4</sub>막의 형성조건을 변화시킨 영향에 대한 연구를 덧붙인다면 보다 신뢰성 있는 반도체 이온센서의 제작이 가능하리라 생각된다.

## 참 고 문 헌

Caras, S.D., Petelenz, D. and J. Janata, 1985. pH-based enzyme potentiometric sensors. Part 2. Glucosesensitive field effect transistor, *Anal. Chem.*, 57, : 1920-1923.

Cheng Y.C. and B. Y. Liu, 1984. Oxidation characteristics and electrical properties of low pressure dual TCE oxides, *J. Electrochem. Soc.*, 131; 354-459.

이종덕, 김원찬, 김형준, 박영준, 유한일, 이귀로, 이지화, 주승기, 황기웅, 한민구. 1988. 3 $\mu$ m CMOS 공정개발에 관한 연구, 서울대학교 반도체공동 연구소 2차년도 연구보고서 (ISRC 88-R009).

이광만, 손병기. 1988. pH-ISFET 마이크로프로브의 제작과 그 생의학적 응용, 대한전자공학회 논문지, 25; 1335-1341.

Matsuo, T. and M. Esashi, 1982. FET sensor, *Denki Kagaku*, 50; 64-71.

Moss, S. D., C. C. Johnson and J. Janata, 1977. Hydrogen, calcium, and potassium ion-sensitive FET transducers, *IEEE BME-25*; 49-54.

서화일, 권대혁, 이종현, 손병기. 1988. ISFET 이온감지기구의 Site Binding 모형 확장과 그 Si<sub>3</sub>N<sub>4</sub> 수소이온 감지막의 적용. 대한전자공학회 논문지. 11; 85-93.

Sibbald, A. 1985. A chemical-sensitive integrated-circuit: The operational transducer, *Sensors and Actuators*, 7: 23-38.