

ATM망에서의 혼잡회피를 위한 동적 대역할당에 관한 연구

안 기 중*

Dynamic Bandwidth Allocation for Congestion Avoidance in ATM Networks

Khi-Jung Ahn*

ABSTRACT

The ABR services in ATM networks are required to provide possibly non-zero minimum rate guarantees, achieve fairness, and minimize cell losses for data traffic. But they admit to the possibility of congestion, where the aggregate demand of sources exceeds the capacity of the network resources. A number of congestion management schemes have been proposed to allocate the available bandwidth fairly among the connections. In this paper a new congestion avoidance scheme is proposed to improve the convergence rate and link utilization by dynamic bandwidth allocation with a efficient control of cell leakage rate and explicit rate marking. A simulation is performed and the results are compared to the ERICA. The results show a noticeable performance enhancement in fast convergence, higher link utilization and low buffer requirements, which reduce the cell losses in the ATM switches while maintaining the fairness.

Key words : ATM, congestion avoidance, bandwidth allocation

1. 서 론

오늘날의 통신망들은 급격히 발전하고 있다. 각국에서는 디지털 HDTV, 고품질 화상전화, VOD 등 다양한 서비스를 제공하기 위한 정보고속도로 또는 정보 기반 구조의 필요성을 인식하고 이를 위한 광대역 통신망의 구축에 박차를 가하고 있으며 ITU-TS에서는 1987년 비동기 전달모드(ATM)을 그 기반기술로 채택하게 되었다. 이와 같은 ATM망에서는 그 특성이

서로 다른 다양한 서비스를 효율적으로 제공할 수 있는 유연성을 갖고 있어야 하며 이를 위하여는 트래픽의 관리가 무엇보다도 중요한 요소로 많은 연구가 진행되어 오고 있다.

1996년 4월 ATM 포럼 TM 4.0이 확정되면서 점대점 연결에 대한 송수신의 동작, 스위치 동작 및 트래픽 파라미터, RM 셀 구조 등이 최종 결정되었으며 ITU-T에서도 권고안 I.371에 ABR 서비스에 대한 정의, 기능, 요구사항, RM 셀 구조 등을 정의하고 있다.^{1,2)} 현재 ATM 포럼에서는 다양한 트래픽을 적절하게 수용하기 위해서 트래픽의 특성과 요구되는 서비스 품질(QoS)에 따라 서비스 등급을 CBR, rt-VBR,

* 제주대학교 공과대학 통신컴퓨터 공학부, 산업기술연구소
Faculty of Telecommunication and Computer Engineering, College of
Eng., Cheju Nat'l Univ., Research Inst. Of Industrial Technology.

nrt-VBR, ABR, UBR로 구분하고 있으며 이중 ABR 서비스는 LAN간의 고속 접속, 고속 파일 전송 등에 응용되며 트래픽의 버스트가 크고 가변적이기 때문에 입력 트래픽을 예측하기 어렵고 전송 지연에는 민감하지 않으나, 셀 손실에는 매우 민감한 특성을 갖고 있다. 더 나아가 그 전송은 CBR이나 VBR 서비스와 같이 연결 설정시에 요구한 대역 할당을 보장받는 것이 아니라, CBR이나 VBR 서비스가 사용하고 남은 가용 링크 대역폭을 활용하여 가능한 최대한의 트래픽을 전송하는 방식으로 망내의 트래픽 집중으로 인한 혼잡상태의 가능성은 매우 높아지게 된다^{1,3,5,6}). 따라서 사용자 시스템의 보호와 망자원의 효율적 이용을 위하여는 이에대한 효율적 혼잡제어 방식의 도입이 필수적이다. 접속형 서비스를 기반으로 하는 ATM망에서는 일반적으로 예방제어기법을 이용하게 되나 1995년 ATM 포럼에서는 ABR트래픽에 대하여는 반응 제어방식인 전송률 기반 페루프 피드백 제어^{1,3,4})를 채택하였으며 ABR 소스는 망으로부터의 가용 대역폭, 혼잡상태 여부등의 피드백 정보를 사용하여 최소 셀률(MCR)에 대한 보장과 함께 망의 폭주 상태에 따라 최대 셀률(PCR)까지 동적으로 가용 링크 대역폭을 활용하여 트래픽을 전송하게 된다^{1,7}). ATM 포럼에서는 피드백정보를 위해 RM셀이라는 특별한 제어 셀을 사용하는데, RM셀은 망 상태에 따라 소스측의 데이터 전송율을 제어하기 위하여 Table 1과 같은 제어 필드를 포함하고 있다¹¹).

한편 이와 같은 전송률기반 피드백 제어기법에서 가장 중요한 성능 지표는 셀 손실을 0를 구현하기 위한 버퍼의 할당, 빠른 응답성, 공정성 등을 들 수 있으며 이를 위하여 그간 많은 방식들이 제안되었다³). 그 중 ERICA 알고리즘은 그 폭주의 회피성, max-min최적성, 다소 빠른 응답성, 단순한 파라미터 구조와 공평할당대역으로의 수렴속도 등에 있어서 우수한 성능을 나타낸다고 평가되고 있다. 하지만 소스와 스위치 단의 거리의 증가에 따른 진동현상이나 빠른 트래픽 변동에 대한 버퍼 증가의 문제점을 나타내고 있다.⁷) 따라서 본 논문에서는 기존 ERICA 기법에서의 수렴속도를 향상시키고 과도한 ATM 스위치 버퍼에서의 셀 축적현상을 개선하여 스위치 단에서의 셀 지연을 감소시키고 더불어 회선 이용율을 개선하고자 하였으며

스위치 단에서의 셀 방출을 통한 혼잡회피를 위하여 설정되어지는 목표 이용율을 버퍼의 상태에 따라 동적으로 제어함으로써 보다 나은 ATM망 서비스를 제공하고자 하였다.

Table 1. Resource Management Cell

Field	Octet	Bit(s)	Description
Header	1-5	all	ATM Header
ID	6	all	Protocol Identifier
DIR	7	8	Direction
BN	7	7	BECN Indicator
CI	7	6	Congestion Indicator
NI	7	5	No Increase
RA	7	4	Request/Acknowledge
Reserved	7	3-1	Reserved
ER	8-9	all	Explicit Rate
CCR	10-11	all	Current Cell Rate
MCR	12-13	all	Minimum Cell Rate
QL	14-17	all	Queue Length
SN	18-21	all	Sequence Number
Reserved	22-51	all	Reserved
Reserved	52	8-3	Reserved
CRC-10	52	2-1	CRC-10
	53	all	

II. ER 기반 피드백 제어

ER 피드백 스위치는 VC간의 공평한 대역분배인 공평할당대역(FairShare)과 입력 부하의 정도에 따라 망에서 허용할 수 있는 전송률인 ER 값을 계산하여 송신원에게 피드백하게 된다. ER 피드백 스위치는 공평할당대역과 이를 이용한 ER 계산 알고리즘에 따라 다양하게 구현될 수 있다. 현재까지 ATM 포럼을 통해 제안된 대표적인 ER 기반의 스위치 알고리즘에는 EPRCA의 비폭주회피 방식과 폭주회피 방식의 ERICA 스위치, CAPC 스위치 및 NIST 스위치 알고리즘으로 구분할 수 있다⁸).

비폭주회피 방식은 망에서의 트래픽 폭주상태를 판단하는 방법이 단순히 스위치 버퍼의 수위와 임계치 초과 여부만을 사용하는 것이다. 따라서 늦게 전송을 시작한 송신원이 일찍 전송을 개시한 송신원보다 낮은 처리율(throughput)을 가지는 불공평성을 유발한

다고 평가되고 있다.

폭주회피 방식은 스위치로 들어오는 셀 입력률을 측정하여 망에서의 폭주발생을 보다 정확하고 빠르게 예측함으로써 요구되는 버퍼의 크기를 줄일 수 있고, 또한 유휴 대역폭의 발생을 예측하여 보다 적절한 대응을 할 수 있다.

2.1. EPRCA 스위치 알고리즘

ATM System의 Roberts가 중심이 되어 1994년 9월 ATM 포럼에 소개된 전송률 기반 흐름제어 방법으로, 소스의 데이터 전송율을 조정하기 위해 ABR 소스에 대한 지능적인 표시를 한다. 즉, 스위치에 폭주상태가 발생하면 모든 소스에 대해 폭주를 통지하는 것이 아니라 선택적으로 선별하여 일부 소스에 대해서만 폭주를 통지하는 방식이다¹⁹⁾.

EPRCA 스위치의 주된 문제점으로 지적된 것은 폭주 상태를 판단하는 방법이 단순히 버퍼 수위의 임계값 초과 여부만을 사용하는 것이다. 즉, 버퍼의 수위가 어떤 임계값을 초과하면 경미한 폭주상태로 판단하고 만약 더 높은 임계값을 초과하면 심각한 폭주상태로 판단한다. 이러한 폭주상태 판별 방법은 늦게 전송을 시작한 송신원이 일찍 전송을 개시한 송신원보다 낮은 처리율을 가지는 불공평성을 유발한다고 알려져 있다⁸⁾.

2.2. ERICA 스위치 알고리즘

ERICA(Explicit Rate Indication for Congestion Avoidance) 스위치는 원래 OSU(Ohio State University)의 Jain 등에 의해 제안된 전송률 기반 흐름제어 방식의 하나인 OSU 스위치에서 발전한 폭주회피형 스위치 알고리즘이다.

일반적으로 목표 전송률은 가용 링크 대역폭의 85%에서 95% 정도로 설정되는데, 계산된 부하지수 z 의 범위에 따라서 ER 계산방법을 다르게 적용한다. 만약 z 가 1에 매우 가까운 값이면 목표전송률을 측정 기간동안 실제 전송을 한 송신원 수로 나누어 공평할당대역을 구한 뒤 공평할당대역보다 높은 전송률로 전송을 한 송신원에 대해서는 전송률을 줄이도록 요

구하고, 공평할당대역보다 낮은 전송률로 보내는 송신원에 대해서는 전송률을 올리도록 한다.

ERICA 스위치 알고리즘은 폭주의 회피성, max-min 최적성, 빠른 응답성, 파라미터 설정의 용이성 등의 특징을 만족하도록 설계되었다^{1,7,8)}.

2.3. CAPC 스위치 알고리즘

CAPC(Congestion Avoidance using Proportional Control) 스위치 알고리즘은 Hughes System의 Barnhart 등이 제안한 방법으로 ERICA와 마찬가지로 실측에 의한 입력률과 목표 링크 이용률을 사용하여 부하지수를 계산한다. 이때 목표 링크 이용률을 1보다 좀 작게 설정하여 스위치의 버퍼 수위를 낮게 유지하게 한다. 또 망내에 여러 곳에서 폭주 현상이 발생할 때 각 VC간의 대역폭 할당의 공평성 보장을 위해 지능적인 폭주 표시 방법을 사용한다.

CAPC 스위치 알고리즘은 평형 상태에서 송신원의 ACR 진동이 없는 특징이 있다. 즉, ACR의 진동 주파수는 $(1-z)$ 의 함수로 표시되는데 일단 망이 평형상태에 도달하면 z 값은 1이 되기 때문에 진동 주파수가 0이 되어 전송률의 진동이 없게 된다.

2.4. NIST 스위치 알고리즘

NIST 스위치 알고리즘은 NIST의 Chang 등이 제안한 폭주 회피 기술을 사용하는 스위치 알고리즘이다. Chang 등은 다양한 망환경에서 시뮬레이션을 통해 NIST 스위치 알고리즘의 성능을 검증하여 제시하였다.

NIST 스위치 알고리즘에서는 측정기간 동안 큐길이의 변화율을 이용한 조기 폭주 감지(early congestion detection)방법을 사용한다. 즉, 큐길이의 변화율이 양이면 폭주상태로 판단하고, 큐길이가 정해진 임계치보다 낮게 되면 폭주해제로 판단한다.¹⁾

III. 동적 혼잡회피 알고리즘

전송률 기반 혼잡회피 기법인 ERICA 알고리즘은

그 폭주의 회피성, max-min 최적성, 다소 빠른 응답성, 단순한 파라미터 구조와 Fairshare 대역으로의 수렴속도 등 우수한 성능을 나타내고 있으나 소스와 스위치단의 거리의 증가에 따른 진동현상이나 빠른 트래픽 변동에 대한 버퍼 증가의 문제점을 나타내고 있다. 따라서 본 논문에서는 기존 ERICA 기법에서의 수렴속도를 향상시키고 과도한 ATM 스위치 버퍼에서의 셀 축적현상을 개선하여 스위치단에서의 셀 지연을 감소시킴과 더불어 회선 이용율을 개선하기 위하여 스위치단에서의 셀 방출을 통한 혼잡회피를 위하여 설정되어지는 목표 이용율을 버퍼의 상태에 따라 동적으로 제어함으로써 보다 나은 ATM망 서비스를 제공하고자 하였다.

각 VC의 소스에서는 이전사이클에서 전송한 RM 셀의 피드백을 통하여 명시적 셀을 ER을 수신할 때까지 망에서 허용한 ACR로 셀들을 전송하게 된다. 또한 각 소스들은 초기 셋업 과정에서 협약된 MCR, PCR은 물론 ACR을 포함하는 RM셀들을 매 $N_{RM}-1$ 개의 데이터 셀마다 전송함으로써 RM셀로 인한 오버헤드를 망내의 VC수나 전송률에 독립적으로 운영할 수 있으며 망내의 혼잡상태를 완화시킬 수 있도록 조정된 명시적 셀전송률로 ACR을 갱신하게 된다.

한편 스위치에서는 일반적으로 EFCI, RR 또는 ER기반의 제어를 수행하게 되나 이중 ER기반의 혼잡제어방식만이 실질적 전송률을 바탕으로 하며 망내 수율에 영향을 줄 수 있는 진동현상이나 지나친 과도 현상을 줄일 수 있다. 따라서 이와 같은 ATM 스위치는 주기적으로 각 링크에 대한 가용 대역폭 과 현재의 활성 VC의 수를 감시하게 되며 이들은 대역 할당과 공평성을 제공하기 위하여 사용된다. 더 나아가 스위치 단의 부하정도를 판단하기 위하여 부하지수 z 를 주기적인 평균화 구간 T_M 동안의 입력 셀율을 바탕으로 구하게 된다.

$$z = \frac{\text{Input_Cell_Count}}{T_M \times \text{Link_Capacity} \times \mu_T} \quad (1)$$

단, μ_T 는 목표대역 이용율

이와 같은 부하지수 z 는 1을 중심으로 크거나 작게 될 수 있으며 이는 과도한 혼잡상태나 낮은 링크이용

률을 나타내며 최적의 동작조건을 만족시키기 위하여는 이를 단위 부하지수 1로 유지하도록 제어를 수행하여야 할 것이다.

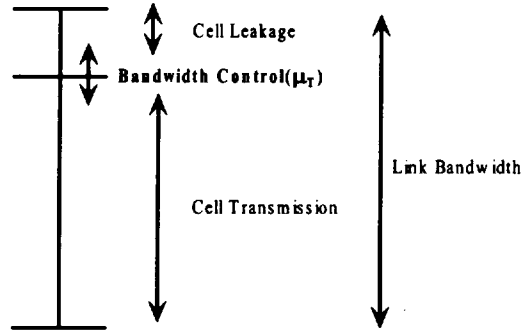


Fig. 1 Congestion Avoidance Scheme

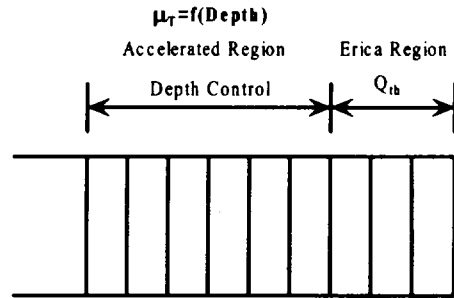


Fig. 2 Control Scheme of ATM Switch Buffer

Fig. 1은 이와 같은 스위치단에서의 혼잡회피를 위한 링크 대역할당 구조를 나타낸 것으로 대역 제어 파라미터인 목표이용률 μ_T 는 Fig. 2의 ATM 스위치 버퍼의 상태 함수로서 $\mu_T = f(\text{Depth})$ 의 함수로 나타내어 진다.

한편 스위치 버퍼는 그 혼잡제어의 경제치로서 일정한 임계치가 할당되게 되며 이 이하의 ERICA영역에서는 기존의 ERICA 기법이 바탕으로 되어 대역폭제어가 수행되나 ATM 스위치 버퍼가 이 임계치를 초과하였을 경우 과도한 셀축적을 나타내는 혼잡상태로서 인식하여 임계치 이상의 버퍼 깊이의 함수인 스케일 함수를 이용하여 버퍼제어를 수행함으로써 버퍼에서의 셀 방출을 가속시키게 된다. 이때 이 임계치의

설정은 스위치가 실질적으로 혼잡상태에 있지 않을지라도 순간적인 트래픽의 집중현상으로 버퍼가 점유될 수 있게 때문에 이로인한 제어 민감도를 조정하기 위하여 설정되어지며 그 값이 작을수록 제어 수준의 증가와 이로 인한 셀 대기지연의 감소를 가져올 수 있다. 하지만 과도 상태에서는 지나친 셀 전송율의 변동을 가져올 수 있기 때문에 이들 사이의 적절한 조율이 필요하다.

제어시점 t 에서의 버퍼의 길이는 $Q(t)$, 임계치를 Q_{th} 라 할 경우 그 스케일 함수는 $S(t)$ 는

$$S(t) = \text{Log}_M(Q(t) - Q_{TH}), Q(t) > Q_{TH} \quad (2)$$

단, $M = 2^n, n = 0.1, 2..$

로 표현되며 이때의 밑수 M 은 제어의 수준을 조정하는 스케일 지수(Scale Factor)이다. 한편 이와 같은 스케일 함수 $S(t)$ 는 ATM 스위치의 혼잡정도를 나타내며 그 값이 증가할수록 그 제어 수준도 강화되어진다. 따라서 이와 같은 환경에서 버퍼의 제어는 스케일 함수 $S(t)$ 의 지수함수로 나타내어진다.

$$\mu_r = T_U - (T_U - T_D) \times (1 - A^{S(t)}), 0 < A \leq 1 \quad (3)$$

여기에서 T_U 와 T_D 는 각각 목표 이용률의 상한과 하한을 나타내며 상수 A 는 ATM 스위치 버퍼의 제어를 위한 가속지수(Acceleration Factor)이다. 가속지수 $A=1$ 일 경우에는 제안 알고리즘은 목표 대역이용률이 T_U 인 ERICA 알고리즘으로 변환되며 0으로 감소함에 따라 버퍼에 축적되어 있는 ATM 셀들의 방출을 가속화하여 스위치버퍼가 안정상태로 수렴하는 시간을 단축시키게 된다. 여기에서 목표 이용률 경계치 T_U, T_D 는 제어시에 조정될 수 있는 목표 이용률의 범위와 제어 강도를 나타내며 장거리나 빠른 망 부하변동 등 망내 상황에 따라 조정되어야 한다.

한편 각각의 VC들이 셀 전송율의 공평성을 유지할 수 있도록 하기 위하여 ATM 스위치는 다음 사이클동안의 전송률 할당을 위하여 공평할당 대역폭 FS를 식 (4)와 같이 구하게 된다.

$$FS_i = \frac{(\text{Link_Capacity} \times \mu_r)}{N_c} \quad (4)$$

한편 대역폭 이용률을 극대화시키기 위하여는 이때의 미사용 대역을 순용 활성 VC들의 집합 S_A 내의 다른 VC들에 추가 할당하게 되며 이를 위하여 각 VC당의 공유대역폭 VS를 도입하게 된다. 따라서 실질적인 다음 사이클동안 전송할 수 있는 명시적 셀 전송률 ER은 FS와 VS의 최대값으로 주어지게 된다.

$$VS_i = \min\left(\frac{CCR}{z}, (\text{Link_Capacity} \times \mu_r - \sum_{j \in S_A} ER_j)\right), i, j \in S_A \quad (5)$$

$$ER_i = \max(FS_i, VS_i) \quad (6)$$

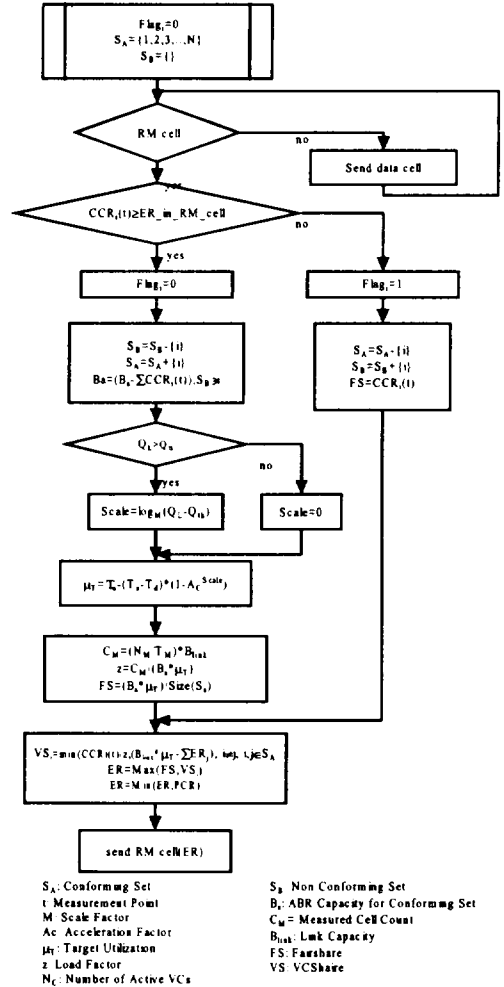


Fig. 3 The Proposed Switch Algorithm

Fig. 3은 본 논문에서 제안된 혼잡회피를 위한 동적 대역할당기법을 채용한 ATM스위치에서의 동작과정을 나타내고 있으며 여기에서 목표 대역 이용률 μ_T 의 제어는 버퍼 레벨 카운터와 연계된 2단의 시프트레지스터로 구성된 스케일러(Scaler)의 출력을 주소로 하여 가속지수에 대한 메모리 테이블 참조과정(Table Lookup Process)의 간단한 하드웨어 구조로 구현된다.

IV. 시뮬레이션 및 결과고찰

일반적으로 ABR혼잡제어 기법은 많은 요소들과 망 구조에 의하여 영향을 받고 있으며 이에 따라 소스와 스위치 동작의 영향이 달리 나타난다. 따라서 기존의 모든 기법을 일괄적으로 비교하기는 힘들다. 본 논문에서는 Fig. 4와 같이 N개의 SES와 DES가 상호 연결된 ATM스위치로 구성된 망구조하에서 시뮬레이션을 수행하여 그 결과를 ATM Forum의 Traffic Management 4.0에 포함되어 있는 ER 퍼드백 기법중의 혼잡회피기법인 ERICA와 비교하여 성능평가를 하였다.

Fig. 4에서의 스위치 버퍼는 공유 FIFO형태의 무한버퍼로 가정하였으며 각 SES는 PCR이 10Mbps, MCR=0Mbps의 ABR소스로서 트래픽의 패턴은 WCT(Worst Case Traffic Pattern)을 사용하였다. 한편 ATM스위치와 종단시스템(ES)간의 링크는 기본적인 150Mbps의 ATM링크상에서 CBR과 VBR트래픽의 대역폭을 제외한 30Mbps로 가정하였다. 또한 Table 3과 같이 다양한 환경하에서의 시뮬레이션을

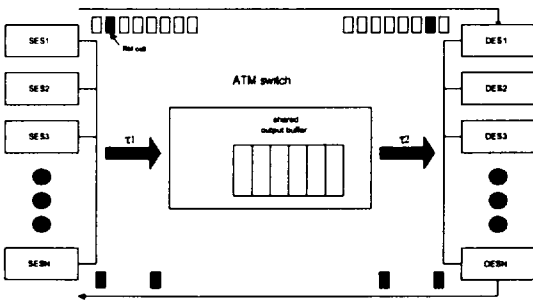


Fig. 4 Simulation Model for Performance Comparison

위하여 기본적인 환경변수로서 활성 VC의 수(N_C), 종단시스템과 스위치간의 거리 (τ_1, τ_2), RM셀의 간격(N_{RM}), 셀전송을 검출을 위한 측정간격, 버퍼임계치(Q_{th}), 목표이용률과 그 경계치(T_U, T_D), 가속지수 (A_c)등의 변화를 통하여 그영향을 분석하였다.

Table 2. Simulation parameters for the applications

Condition	ERICA	The Proposed Algorithm		
	Target Ratio	Target Ratio (U)	Target Ratio (D)	
1	0.99	0.99	0.7	
2	0.95	0.99	0.8	
3	0.8	0.85	0.7	
4	0.9	0.99	0.7	NRM=32
5	0.9	0.99	0.7	Distance=100km
6	0.98	0.99	0.9	Distance=100km
7	0.9	0.99	0.7	Nc=5.4.7
8		0.99	0.7	Ac=0.5, Nc=5.4.7
9		0.99	0.7	Qth=5, Nc=5.4.7
10		0.99	0.7	Qth=20, Nc=5.4.7
Common	Nc=5, Nrm=16, Qth=10, Ac=0.8, Distance=10km, Link Capacity=30Mbps, PCRi=10Mbps, Measurement Interval=1msec, MCR=0			

Fig. 5는 종단시스템과 ATM 스위치사이의 거리 $\tau_1, \tau_2=10$ km의 LAN환경하에서 버퍼 임계치 $Q_{th}=10$ cells, 활성 VC=5, 목표이용률(ERICA)=0.99, 목표이용률 경계치 $T_U=0.99, T_D=0.7$ 인 경우에 ERICA와 제안 알고리즘의 ATM 스위치에서의 버퍼 길이의 변화를 보인 것이다. 5개의 활성 VC의 초기 셀전송률은 PCR=10Mbps로 링크의 가용대역 30Mbps를 초과함에 따라 초기 버퍼의 상태는 급격히 증가하여 68 cells의 최고값을 나타내고 있다. 하지만 그이후 ATM 스위치에서의 제어로 인하여 버퍼길이는 점차 줄어들어 안정상태에 들어가고 있다. ERICA의 경우에는 버퍼길이의 감소가 완만하여 약 7800 CT(Cell Time Unit)후에 비로서 안정화되고 있지만 본 논문에서 제안된 알고리즘의 경우 버퍼길이 임계치가 $Q_{th}=10$ cells보다 클경우 목표 대역이용률의 제어를 통하여 버퍼길이의 감소가 가속화되고 있으며 그 결과 약 2000 CT이후 안정화되고 있음을 알 수 있다. 따라서

제안 알고리즘의 경우 전체적인 ATM 스위치 버퍼의 점유율이 감소함에 따라 스위치단에서의 평균 대기 지연시간도 ERICA의 경우 12.718 CT 비해 2.236 CT로 크게 감소되었음을 알 수 있었으며 더 나아가 유한 버퍼일 경우의 셀 손실율도 상대적으로 낮아지게 된다.

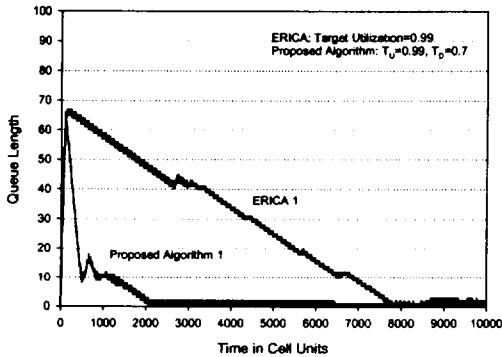


Fig. 5 Comparison of Queue Length in Condition 1

한편 Fig. 6과 Fig. 7은 이때의 SES에서의 셀 전송률 변화를 보인 것으로 ERICA의 경우인 Fig. 6에서는 처음의 셀 전송률의 변화는 매우 적다. 이는 Fig. 5와 함께 고려하였을 경우에 알 수 있듯이 전송률 제어의 부족을 의미한다. 반면에 Fig. 7의 제안 알고리즘에서는 초기에 Fig. 5에서와 같은 버퍼증가에 따른 혼잡상태를 제어하기 위하여 셀 전송률을 낮추어 그 잉여대역을 이용하여 버퍼내의 셀들을 방출하고 있으며 1200 CTs 이후는 셀 전송률이 거의 일정하게 유지됨과 동시에 그 변화폭도 ERICA에 비하여 안정

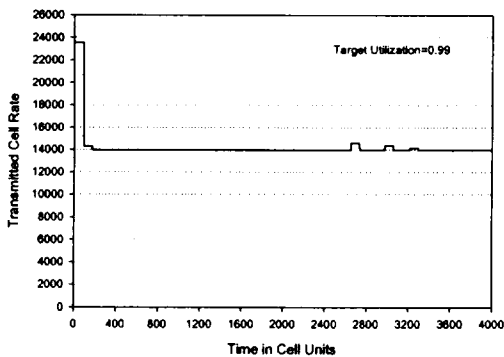


Fig. 6 Transmitted Cell Rate of ERICA in Condition 1

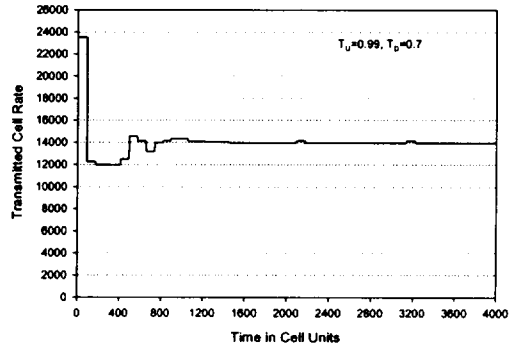


Fig. 7 Transmitted Cell Rate of the Proposed Algorithm in Condition 1

적이다.

링크의 이용률을 보인 Fig. 8과 Fig. 9도 이와 같은 전송률의 변화를 반영하고 있으며 제어로 인한 초기의 링크이용률이 ERICA에 비하여 제안 알고리즘에서 다소 낮아지지만 그 이후 바로 안정상태에 진입하여 더욱 안정적이며 높은 이용률을 보이고 있다.

Fig. 10은 종단시스템과 ATM 스위치사이의 거리 $\tau_1, \tau_2=100\text{km}$ 의 WAN환경하에서 버퍼 임계치 $Q_{th}=10$ cells, 활성 VC=5, 목표이용률=0.95(ERICA), 목표이용률 경계치 $T_u=0.99, T_p=0.7, 0.9$ (제안알고리즘)인 경우에 ERICA와 제안 알고리즘의 ATM 스위치에서의 버퍼 길이의 변화를 보인 것이다. ERICA의 경우는 초기 셀 전송률 변화로 최고 버퍼의 길이가 158 cells까지 증가한후 서서히 감소하며 안정상태에 도달할 때까지의 시간이 약 11000 CTs 걸리지만 제안알고리즘 5의 경우 버퍼의 길이가 1200 CT까지 급

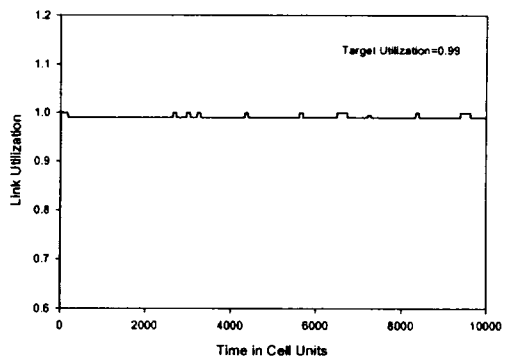


Fig. 8 Link Utilization of ERICA in Condition 1

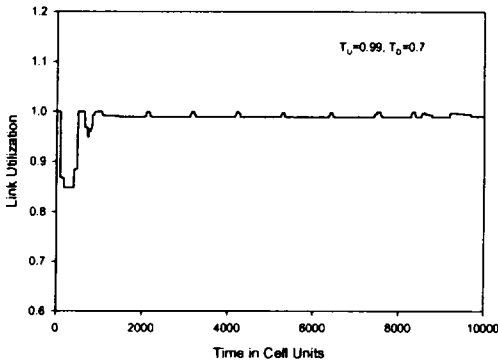


Fig. 9 Link Utilization of the Proposed Algorithm in Condition 1

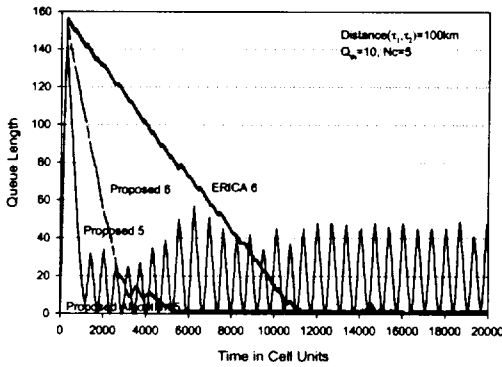


Fig. 10 Comparison of Queue Length of ERICA and the Proposed Algorithm in Condition 5 and 6

격히 감소한 후 50 cells 과 0 cell사이에 진동하고 있으며 전체적인 버퍼 대기셀의 수가 ERICA에 비하여 낮다. 한편 제안 알고리즘에서의 이와 같은 진동현상은 길이가 10km에서 100km까지 증가함에 따라 피드백 지연이 커지게 되며 이로 인한 실질적 셀 전송속도와 제어 기준으로 사용된 이전 사이클의 측정치와 편차가 커지게 됨으로 발생하고 있다. 더 나아가 이와 같은 편차는 목표 이용률의 제어 범위와 이에 따른 과제어 현상을 낳고 있다. 따라서 장거리 전송환경에서는 목표 이용률의 경제치인 T_U 와 T_D 의 범위를 줄이거나 가속지수를 크게 설정함으로써 효율적인 버퍼와 전송률 제어를 수행할 수 있고 동시에 버퍼나 셀 전송률의 진동현상을 해결할 수 있다. Fig. 10에서

의 제안 알고리즘 6은 목표 대역 이용률의 범위를 $T_U=0.99$, $T_D=0.9$ 로 그 제어 범위를 0.09로 축소한 경우로 버퍼 길이가 약 3000 CT에서의 10 cells까지 급격히 감소한 후 서서히 감소하여 약 5500 CT부터 안정상태 들어가고 있으며 $T_U=0.99$, $T_D=0.7$ 인 제안 알고리즘 5에서의 진동현상은 더 이상 발생하지 않고 있는 것을 알 수 있다.

Fig. 11, Fig. 12는 이때의 링크이용률을 보여주고 있는데 ERICA의 경우에는 전체적으로 목표 대역 이용률 0.98과 1.0사이에 분포하고 있으며 제안알고리즘의 경우 초기의 ATM 스위치 버퍼에서의 과도한 셀 축적을 가속 제어함에 따라 최저 0.937까지의 낮은 링크이용률을 보이지만 4000 CT 이후부터는 버퍼가 임계치 이하로 내려감에 따른 안정상태에 진입하게 되고 이후부터는 전체적인 링크 이용률은 0.99에 1.0사

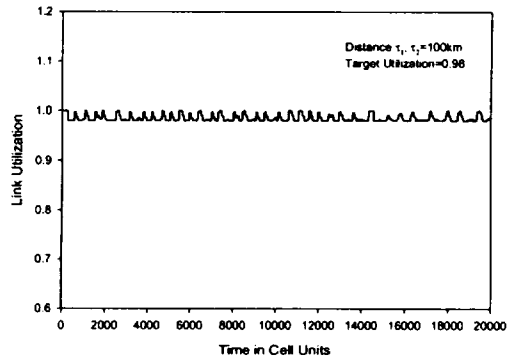


Fig. 11 Link Utilization of ERICA in Condition 6

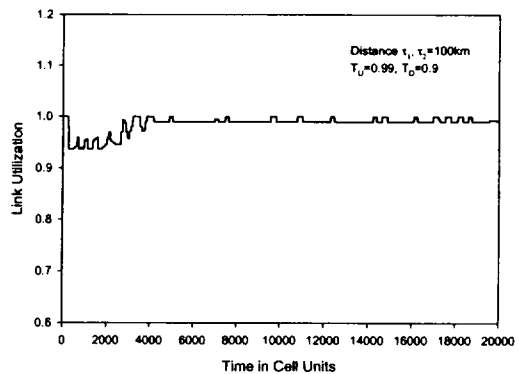


Fig. 12 Link Utilization of the Proposed Algorithm in Condition 6

이에 안정적으로 분포하고 있다. ERICA와 제안 알고리즘은 모두 평균 링크 이용률이 0.986으로 같지만 전체적인 셀 지연 특성이나 버퍼 관리, 안정상태에서의 높은 링크 이용률 등 제안 알고리즘이 ERICA에 비하여 더욱 우수한 성능을 보여주고 있다.

Fig. 13과 Fig. 14는 목표 대역 이용률이 0.9, 가속지수 $A_c=0.8$, 활성상태의 VC수가 초기에는 5, 5000 CT에서 4, 15000 CT에서 7로 변화될 경우에 ERICA 알고리즘에 의한 제어율 수행할 경우 소스에서의 셀 전송률과 링크이용률의 변화를 보인 것이다. 이때의 셀 전송률은 활성 VC수가 감소할 경우 순간적인 오버슈트가 발생하고 있지만 전체적으로 일정수준 안정화되어 있다. 한편 링크이용률도 활성 VC수가 변화는 5000 CT와 15000 CT에서의 슈트현상을 제외하고는 0.9선에서 안정되고 있으며 평균 링크이용률은 0.908. ATM

스위치버퍼에서의 평균 셀지연시간은 5.123 CTs이다.

한편 Fig. 15와 Fig. 16은 같은 환경에서 제안 알고리즘의 초기 셀 전송율과 링크이용률을 보인 것이며 활성 VC가 증가하는 0 CT와 15000 CT에서의 셀 전송률과 링크이용률의 감소가 나타나고 있다. 이는 순간적인 과부하현상에 의하여 버퍼 길이가 증가하게 되고 이에 대한 제어를 가속화함에 따라 정상보다 많은 대역을 버퍼내에 축적되어 있는 셀들의 방출에 할당하기 때문이며 ATM 스위치 버퍼가 임계치 이하로 안정화됨에 따라 셀 전송률과 링크이용률은 ERICA보다도 더욱 안정화됨을 보여주고 있다. 더 나아가 제안 알고리즘의 경우 버퍼에서의 평균 셀지연이 5.092 CT로 ERICA의 5.123 CT와 거의 비슷하지만 평균 링크이용률은 Fig. 14와 Fig. 16에서와 같이 ERICA

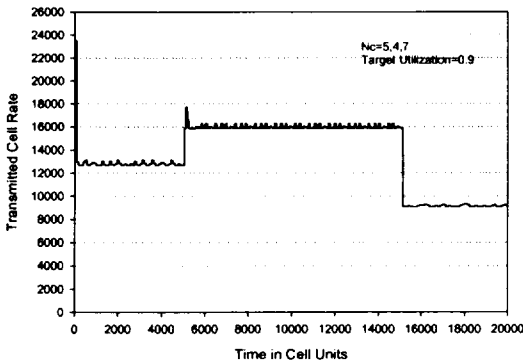


Fig. 13 Transmitted Cell Rate of ERICA in Condition 7

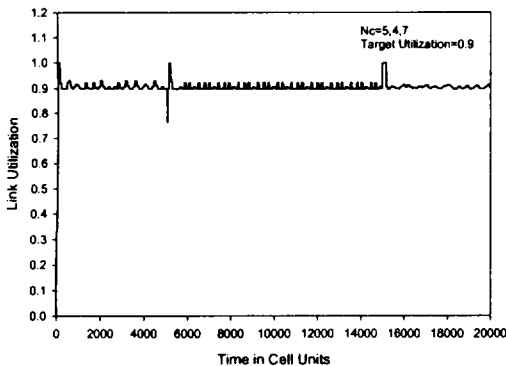


Fig. 14 Link Utilization of ERICA in Condition 7

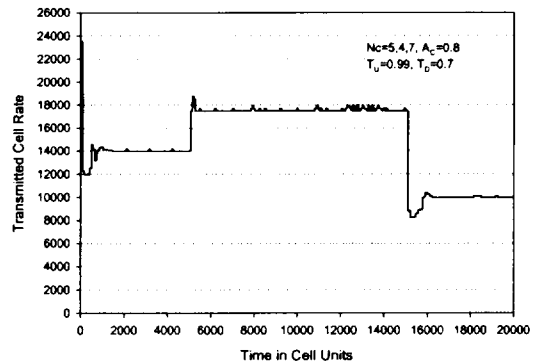


Fig. 15 Transmitted Cell Rate of the Proposed Algorithm in Condition 7

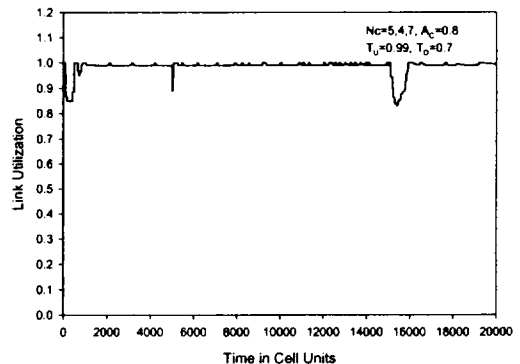


Fig. 16 Link Utilization of the Proposed Algorithm in Condition 7

의 0.908에 비하여 제안 알고리즘이 0.985로 많은 개선이 있음을 알 수 있다.

Fig. 17은 Fig. 15와 같은 환경에서 가속지수 $A_c=0.5$ 로 하였을 경우의 제안 알고리즘에서의 셀 전송률 변화를 나타내고 있다. Fig. 15와 같이 활성 VC수가 변하는 0 CT, 5000 CT, 15000 CT에서 버퍼상태에 따른 셀전송률 제어과정에 의한 순간적인 셀율의 진동현상이나 감소현상에 나타나고 있으며 이는 버퍼 상태를 안정화시키기 위한 과정이다. 이때 셀 전송률이 안정화되는데에 소요되는 시간은 가속지수 $A_c=0.8$ 인 Fig. 15에서는 0 CT지점에서 약 1500 CTs, 15000 CT지점에서는 약 1600 CTs이 소요되는데에 반하여 가속지수 $A_c=0.5$ 인 Fig. 17에서는 각각 약900 CTs, 800 CTs 소요되고 있음을 보이고 있다. 이는 가속지수 A_c 가 감소함에 따라 셀 전송률 제어과정이 가속화되고 셀율의 변화폭도 증가하고 있음을 나타내며 0 CT 부근에서의 진동도 이에 기인하여 발생한 현상이다. 한편 가속지수 $A_c=0.8$ 인 경우의 링크 이용률과 셀 대기지연은 각각 0.985와 5.092 CTs이며 가속지수 $A_c=0.5$ 인 경우에는 각각 0.982와 4.355 CTs로 거의 같은 링크 이용률하에서 가속지수가 감소함에 따라 셀 대기지연시간이 크게 줄어들음을 알 수 있다. 평균 링크 이용률에서의 미소한 감소는 초기 과도상태에서의 링크 이용률 감소에 기인한 것이며 안정상태에서의 링크 이용률은 가속지수에 커다란 영향을 받지 않고 있음을 알 수 있다.

한편 Fig. 18은 기본 시뮬레이션 모델에서 활성 VC수가 5.4.7로 변화할 때 ATM 스위치 버퍼의 임계

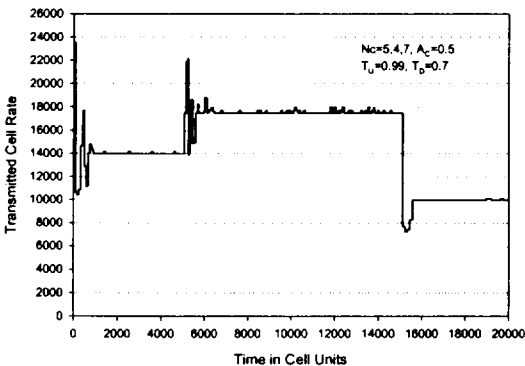


Fig. 17 Transmitted Cell Rate of the Proposed Algorithm in Condition 8

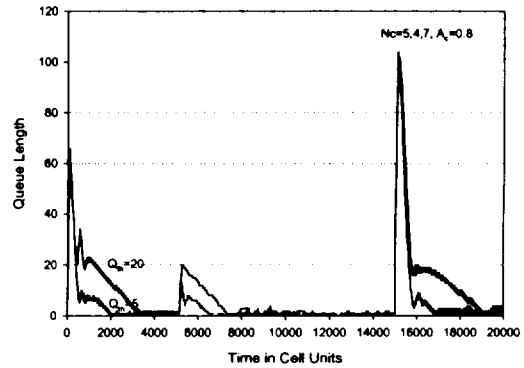


Fig. 18 Queue Length Comparison of the Proposed Algorithm in Condition 9 and 10

치 $Q_{th}=5, 20$ 인 경우의 버퍼에 축적된 셀수의 변화를 비교하고 있다. $Q_{th}=5$ 와 $Q_{th}=20$ 인 경우 각각 버퍼의 길이가 5, 20보다 큰 경우에는 전송률 제어에 의하여 버퍼 길이가 급격히 감소하고 있으나 그 이하의 경우에는 기존 ERICA 알고리즘과 같이 완전한 버퍼길이의 변화를 나타내고 있으며 이에 따라 셀 전송률도 안정화 된다. 한편 평균적인 링크 이용률은 $Q_{th}=5$ 인 경우 0.985, $Q_{th}=20$ 인 경우 0.986으로 미세한 상승효과를 나타내고 있는 반면 셀 대기지연시간은 $Q_{th}=20$ 인 경우의 8.407 CTs에 비하여 $Q_{th}=5$ 인 경우에는 4.360 CTs으로 대폭 감소하였다. 하지만 임계치의 지나친 하향 설정은 제어 알고리즘의 민감도를 증가시켜 폭주상태가 아닌 과도적 트래픽 집중현상에 대하여 반응하거

Table 3. Simulation Results

Condition	ERICA		The Proposed Algorithm	
	Waiting Time	Link Utilization	Waiting Time	Link Utilization
1	12.718	0.991	2.236	0.989
2	2.729	0.955	2.323	0.989
3	1.368	0.807	1.393	0.852
4	4.858	0.909	3.654	0.987
5	7.055	0.907	22.560	0.933
6	40.553	0.986	12.457	0.986
7	5.123	0.908	5.092	0.985
8			4.355	0.982
9			4.360	0.985
10			8.407	0.986

나 이로 인하여 과제어를 수반한 진동현상이나 일시적 셀 전송률의 저하를 발생시킬 수도 있다.

Table 3은 Table 2와 같은 각각의 환경하에서 수행된 시뮬레이션 결과를 나타낸 것으로 본 논문에서 제안된 동적 대역할당 알고리즘이 전체적으로 링크의 이용률이나 셀 대기지연시간에서 기존의 ERICA 알고리즘에 비하여 훨씬 우수한 성능을 나타내고 있음을 알 수 있다.

IV. 결 론

ATM망은 광범위한 서비스와 응용을 지원하기 위한 유연성을 갖고 있으며 이를 위해 각 서비스에 적합한 QOS를 제공하기 위하여 적절한 트래픽의 관리와 제어가 필수적으로 수행되어야 한다. 본 논문은 ATM망에서 ABR 서비스를 효율적으로 제공하기 위한 동적 대역할당 알고리즘을 제안하였다. 데이터 서비스로 대표되는 ABR서비스는 그 특성상 혼잡상태의 가능성을 항상 갖고 있으며 이로 인한 지연과 대역폭의 곁에 의존적인 셀 손실과 수율의 저하가 중요한 문제로 대두되고 있다. ATM Forum은 이를 위하여 반응 제어 방식인 전송률 기반 페루프 피드백 제어기법을 채택되고 있으며 그중 ERICA 기법은 폭주회피, 최적성, 응답성 등에서 우수한 성능을 나타내고 있다. 하지만 이 기법에서 목표 대역이용률이 높게 설정될 경우 버퍼의 길이가 안정화되지 않고 발산함으로써 과대한 셀 지연을 야기시킬 수 있는 한편 회선이용률도 목표 대역이용률 정도로 제한되게 된다.

따라서 본 논문에서는 ATM스위치에서의 버퍼 상태, 버퍼 임계치, 스케일지수, 가속지수를 바탕으로 목표 이용률을 동적으로 제어함으로써 버퍼의 수렴을 가속화하고 보다 짧은 셀 지연 성능을 얻고자 하였으며 더 나아가 회선 이용률의 개선과 소스의 셀 전송률 및 회선이용률의 빠른 안정성을 제공하고자 하였다. 한편 성능 평가를 위하여 무한 공유 FIFO 버퍼구조의 ATM 스위치와 종단시스템으로 구성되어진 모델에서 실제적인 동작환경을 가정한 여러 환경변수를 사용하여 시뮬레이션을 수행하였다. 그 결과 전체적으로 평균 버퍼길이, 셀 대기지연, 회선 이용률 등 많

은 성능 개선을 가져왔으며 더 나아가 종단시스템과 ATM스위치간의 거리등의 환경변수와 제어 파라미터간의 상관관계를 확인할 수 있었다. 본 논문에서 제안된 알고리즘은 궁극적으로 기존 ERICA기법을 보다 다양한 환경으로 확장, 일반화한 것으로 ERICA 기법은 가속지수가 1인 특수한 경우에 해당된다. 한편 목표 이용률 제어 로직은 버퍼 레벨 카운터와 연계된 2단의 시프트레지스터 등으로 구성된 스케일러(Scaler)와 이의 출력을 주소로 하는 가속지수 메모리 테이블 참조과정(Table Lookup Process)의 간단한 하드웨어 구조로 구현될 수 있다.

마지막으로 본 논문에서의 해석은 단일 스위치 구조하에서 이루어 졌으며 차후 다양한 망의 연동구조와 응용에 따른 제어 파라미터의 상관관계에 대하여 충분한 연구가 이루어져야 할 것이다.

참고 문헌

- 1) ATM Forum Technical Committee, 1996, April, *ATM Forum Traffic Management Specification Version 4.0*. ATM Forum/af-tm-0056.000.
- 2) ITU-TS SG13, 1995, Nov., Traffic Control and Congestion Control in B-ISDN, Recommendation I.371
- 3) J. Roberts, U. Mocchi and J. Virtamo, 1996, *Broadband Network Teletraffic*, Springer
- 4) P. Newman, 1994, Aug., *Traffic Management for ATM local area networks*, IEEE Communications Magazine
- 5) N. Giroux and D. Chiswell, 1995, Mar., *ATM-layer traffic management functions and procedures*, Proceedings of INTEROP'95
- 6) F. Bonomi and K. Fendick, 1995, Mar./Apr., *The Rate-Based Flow Control Framework for the Available Bit Rate ATM Service*, IEEE Netowrk, Vol. 9, No. 2
- 7) S. Kalyanaraman, B.Tech, M.S., 1997, *Traffic Management for the Available Bit Rate(ABR) Service in Asynchronous Transfer Mode(ATM)*

- Networks, The Ohio State University
- 8) S. Fahmy, R. Jain, S. Kalyanaraman, R. Goyal and B. Vandalore, 1998, Jun., *On Determining the Fair Bandwidth Share for ABR Connections in ATM Networks*, Proceedings of the IEEE International Conference on Communications (ICC), Atlanta, GA, Vol.3
 - 9) Yuan-Cheng Lai and Ying-Dar Lin, 1998, Jan., *Interoperability of EFCI and ER Switch for ABR Services in ATM Networks*, IEEE Network
 - 10) Danny H. K. Tsang and Wales Kin Fai Wong, 1996, *A New Rate-Based Switch Algorithm for ABR Traffic to Achieve Max-Min Fairness with Analytical Approximation and Delay Adjustment*, IEEE
 - 11) N. Golmie, Y.Chang and D.Su, 1995, Jun., *NIST ER Switch Mechanism (An Example)*, ATM 8 Forum/95-0695
 - 12) 김병철, 김동호, 조유제, 1999, Sept., *ABR 흐름 제어를 위한 효율적인 명시율 피드백 스위치 알고리즘*, 한국통신학회논문지, 제 24권 제 9A호